

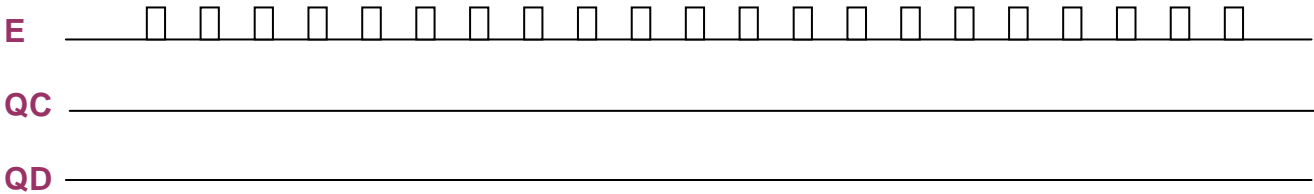
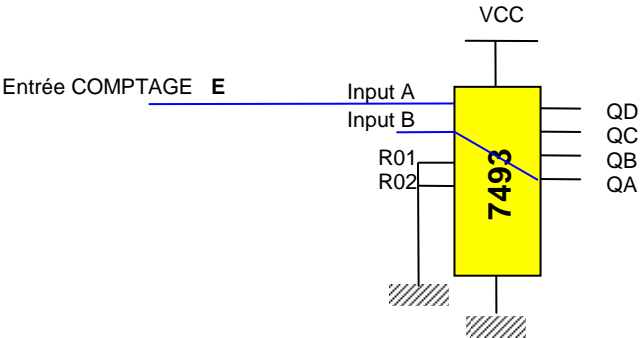
BARRIERE PARKING

L'accès au parking est géré par un API. Une carte « COMPTAGE » y est associée.

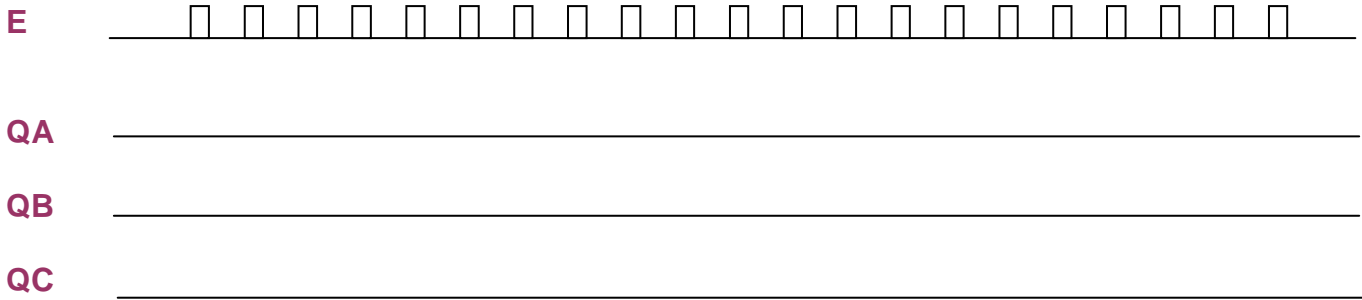
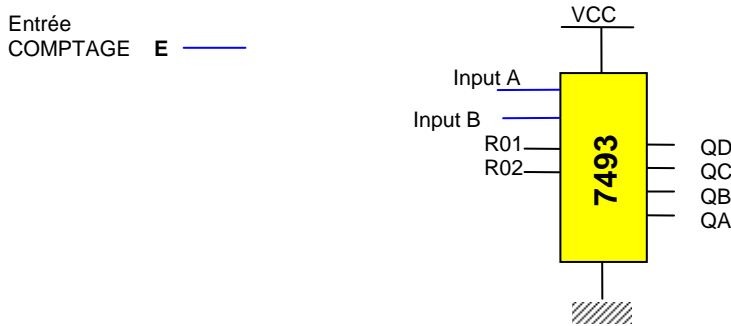
A-ETUDE DE LA CARTE COMPTAGE .

Le comptage des véhicules s'effectue autour du CI 7493 (V doc)

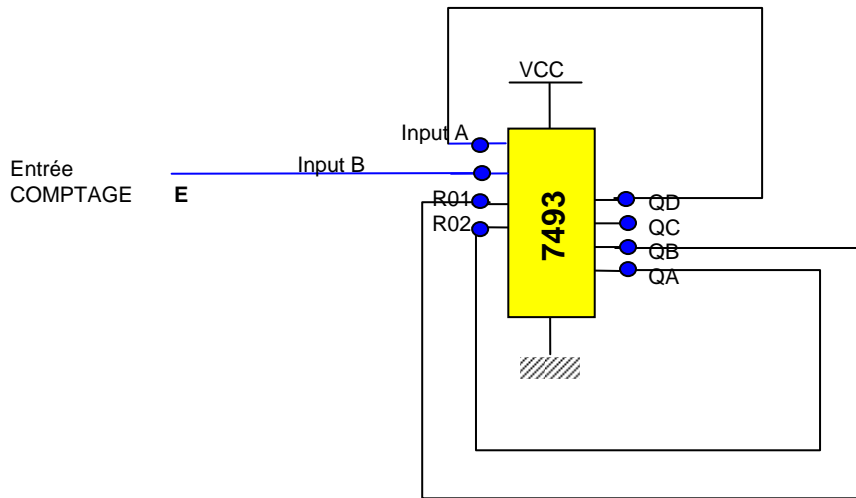
1. Etude du compteur : Compléter le chronogramme(action sur front descendant)



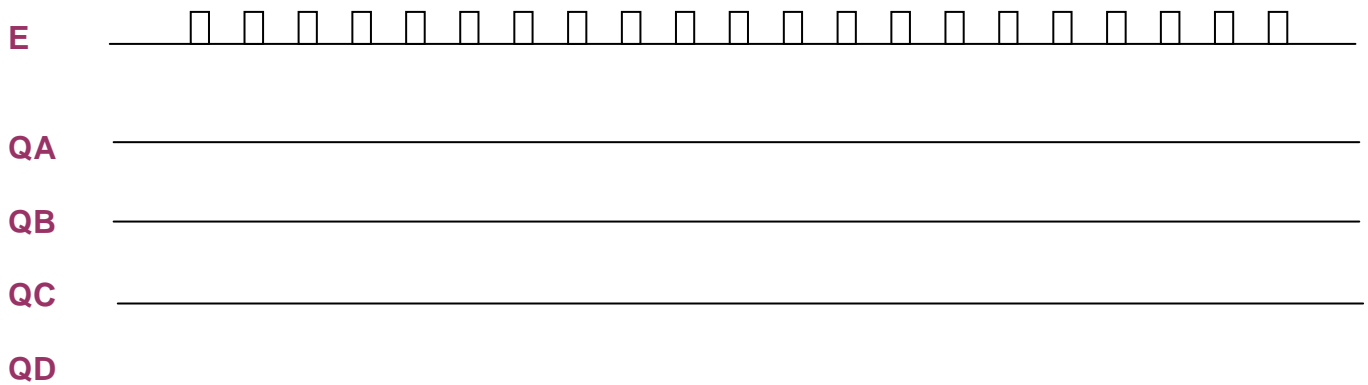
2. Réaliser un compteur modulo 5 puis compléter le chronogramme.



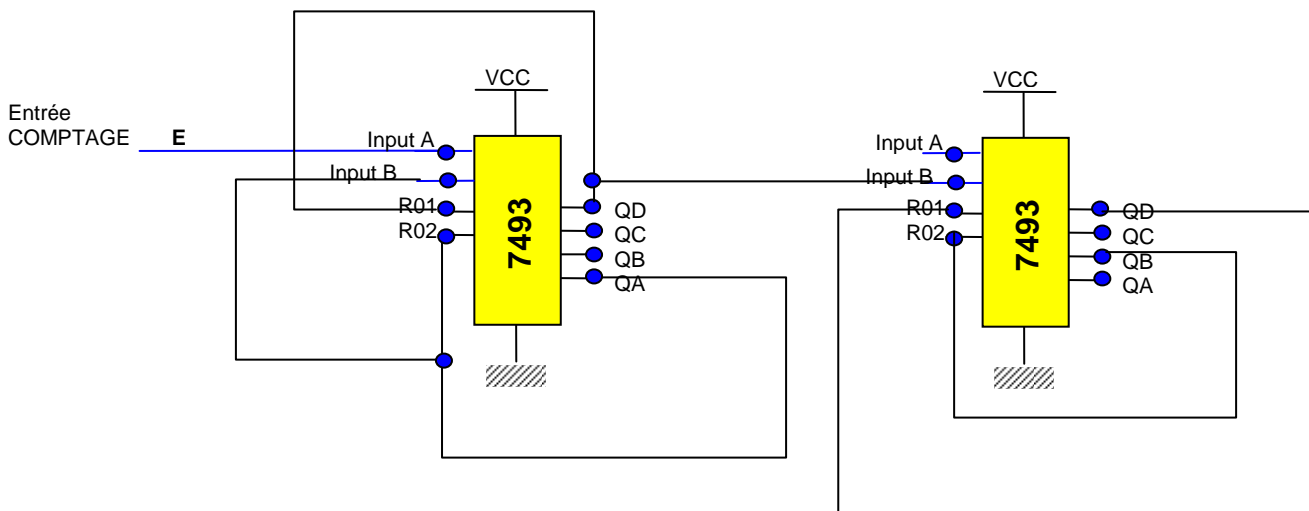
3. Soit le montage :



- Compléter le chronogramme

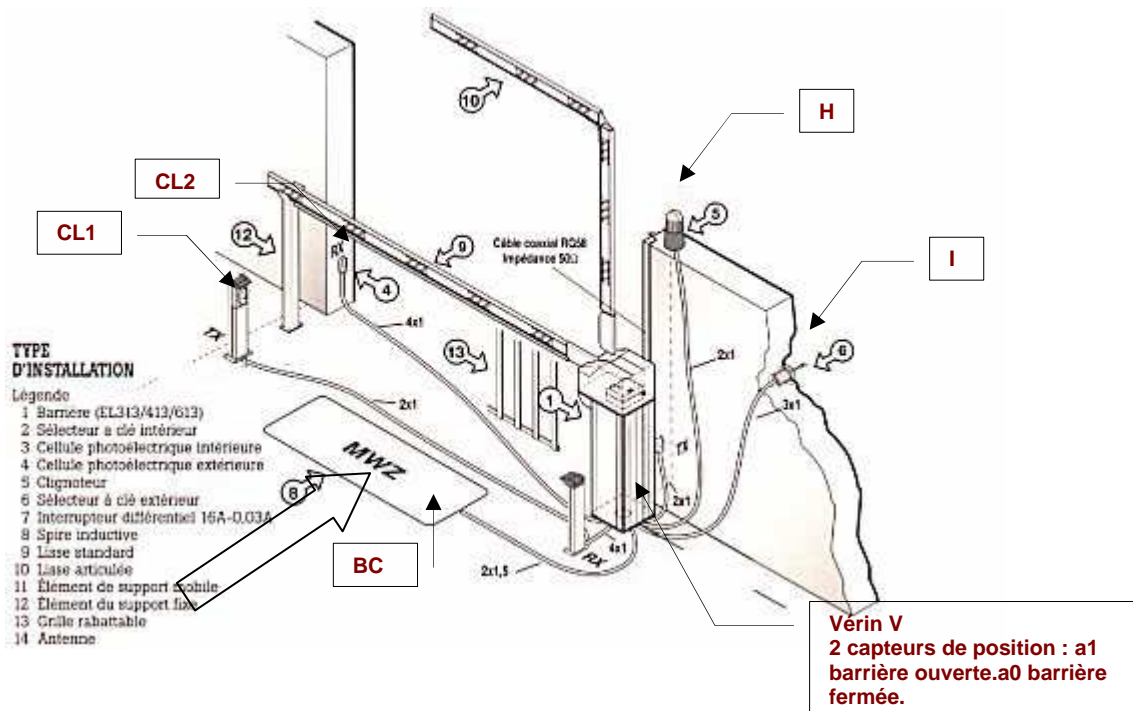


- Préciser le modulo du compteur obtenu.
- Donner le modulo du montage suivant :



B-ETUDE DE L'AUTOMATISME : Le fonctionnement de la barrière d'entrée est le suivant :

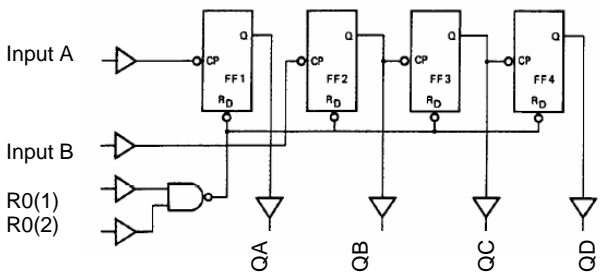
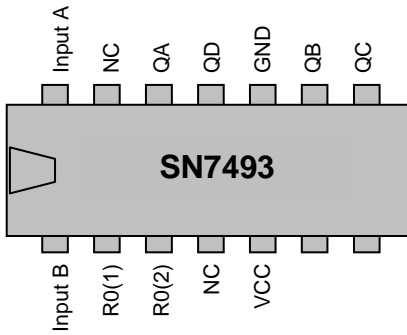
*La barrière est mue par un vérin double effet piloté par un **distributeur double pilotage**.*



- ❑ Une voiture se présente sur la boucle inductive (**BC**): La lampe **H** s'allume. La barrière se lève (**V+**)
- ❑ L'automobiliste pénètre alors dans le parking.
- ❑ La voiture n'étant plus détectée par **CL1,CL2,BC** ,au bout de **2 secs** ,la barrière se referme(**V-**).La lampe **H** s'éteint.
- ❑ Si une autre voiture se présente, la barrière s'ouvre instantanément.
- ❑ L'opérateur de maintenance peut ouvrir la barrière en agissant sur l'interrupteur « **I** ». Le cycle recommence lors de la mise au repos de « **I** »
- ❑ Le parking contient **100 places**. Le compteur est programmé. Lorsqu'il est plein, la barrière reste fermée, la lampe reste éteinte. Ce fonctionnement est prioritaire sur l'action de « **I** »

TRAVAIL : Réaliser le grafcet vu PC (au dos de cette feuille)

DOC CI 7493



FUNCTION TABLE

COUNT	OUTPUTS			
	QA	QB	QC	QD
0	L	L	L	L
1	H	L	L	L
2	L	H	L	L
3	H	H	L	L
4	L	L	H	L
5	H	L	H	L
6	L	H	H	L
7	H	H	H	L
8	L	L	L	H
9	H	L	L	H
10	L	H	L	H
11	H	H	L	H
12	L	L	H	H
13	H	L	H	H
14	L	H	H	H
15	H	H	H	H

Notes

- Output QA connected to Input B
 H = HIGH voltage level
 L = LOW voltage level

MODE SELECTION

RESET INPUTS		OUTPUTS			
R01	R02	QA	QB	QC	QD
H	H	L	L	L	L
L	H	count			
H	L	count			
L	L	count			

PIN DESCRIPTION

PIN NO.	SYMBOL	NAME AND FUNCTION
1	\overline{CP}_1	clock input 2 nd , 3 rd and 4 th section (HIGH-to-LOW, edge-triggered)
2, 3	MR ₁ , MR ₂	asynchronous master reset (active HIGH)
4, 6, 7, 13	n.c.	not connected
5	V _{CC}	positive supply voltage
10	GND	ground (0 V)
12, 9, 8, 11	Q ₀ to Q ₃	flip-flop outputs
14	\overline{CP}_0	clock input 1 st section (HIGH-to-LOW, edge-triggered)